

PROGRAMACIÓN Y FINALIZACIÓN DEL RELOJ UTP

Alexandre Benavides Silva

Introducción

El "Reloj UTP" es un instrumento que permite medir el tiempo, el cual está sincronizado por un programa de computadora. El tipo de reloj es analógico con una escala fija. A diferencia de los relojes analógicos de comunes y corrientes, el "Reloj UTP" no tiene agujas para indicar la hora, los minutos y los segundos actuales. Utiliza una serie de puntos luminiscentes ubicados en las posiciones que indican el tiempo que ha transcurrido durante un periodo cualquiera. En resumen, es un reloj compuesto de dispositivos electrónicos que simulan el comportamiento de un reloj analógico.

La estructura y los elementos pasivos fueron diseñados por el profesor Roldán Virzi y confeccionado por sus estudiantes. El diseño e implementación de los circuitos lógicos que controlan los puntos del reloj es el tema de este trabajo de graduación.

Este reloj estará ubicado en los alrededores del campus de la Universidad Tecnológica de Panamá, en el campus central, ubicado en la ciudad de Panamá.

El objetivo es ayudar a los estudiantes, profesores, administrativos y externos en la orientación visual de las horas y de mostrar en nivel de creatividad y desarrollo tecnológico que goza nuestra institución.

La estructura en sí tiene 8 pies de altura, 12 pies de ancho y 1 pie de espesor. El material del armazón es el Plexiglass. Se utilizan 4 modelos idénticos con formas ovales. Encima de dos de ellos se montaron las placas que indican las horas, minutos y segundos. En frente a cada una de las caras, se colocará un Plexiglass similar que cubrirá la estructura para que luminiscencia de los Diodos Emisores de Luz se aprecien mejor.

El "Reloj UTP" tiene dos caras que despliegan la misma información. Está constituido de 182 puntos, de los cuales:

■ 60 son de color verde representan los segundos; ■ 60 son de color rojo representan los minutos; ■ 24 son de color verde representan las horas; ■ 38 son de color amarillos representan la orientación de las horas;

En la figura de abajo podemos apreciar el aspecto de una de las caras del "Reloj UTP" con todos los puntos que lo constituyen.

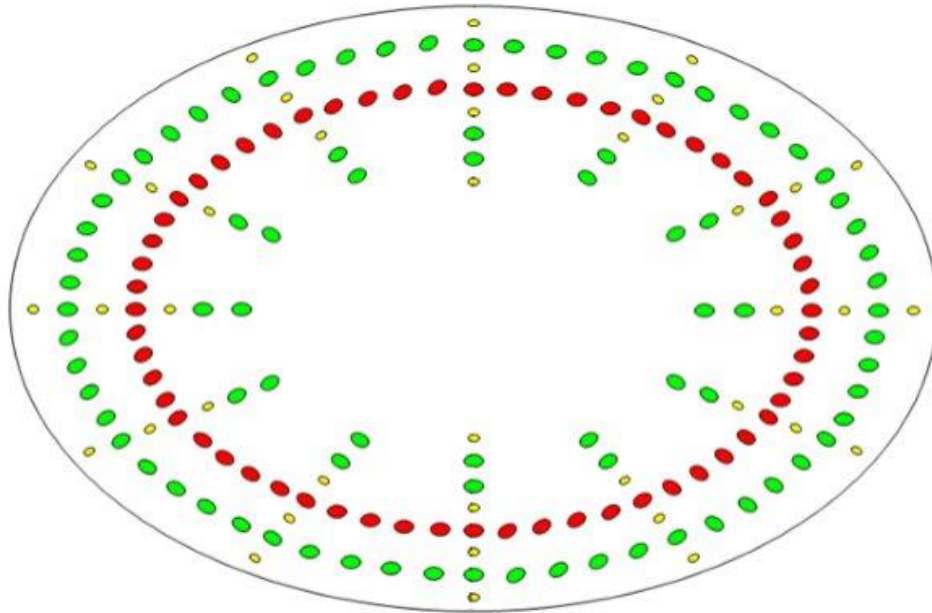


Figura 1. Esquema de una cara del "Reloj UTP".

Para el control del reloj, se han usado CPLDs (del acrónimo inglés Complex Programmable Logic Device) que son dispositivos electrónicos programables a través del lenguaje VHDL (del acrónimo inglés Very-high-speed-integrated-circuits Hardware Description Language). La placa de control principal tiene 3 CPLDs y cada placa de distribución del "Reloj UTP" tiene 5 CPLDs.



Figura 2. Pastilla del CPLD utilizado.

El reloj se configura desde un software hecho especialmente para este propósito. Los datos insertados en ésta se envían en forma serial hacia el circuito conversor Serie-Paralelo que luego envía la información a la unidad de control, las dos dependen de un Temporizador que genera la señal de reloj. La unidad de control será la que enviará los datos finales hacia el punto final que sería la placa de distribución.

Otra forma de configurar es reloj es a través de un circuito manual el cual está conformado de interruptores y pulsadores.

En el diagrama de abajo se puede apreciar la forma con la cual está diseñado el sistema que rige el funcionamiento del “Reloj UTP”.

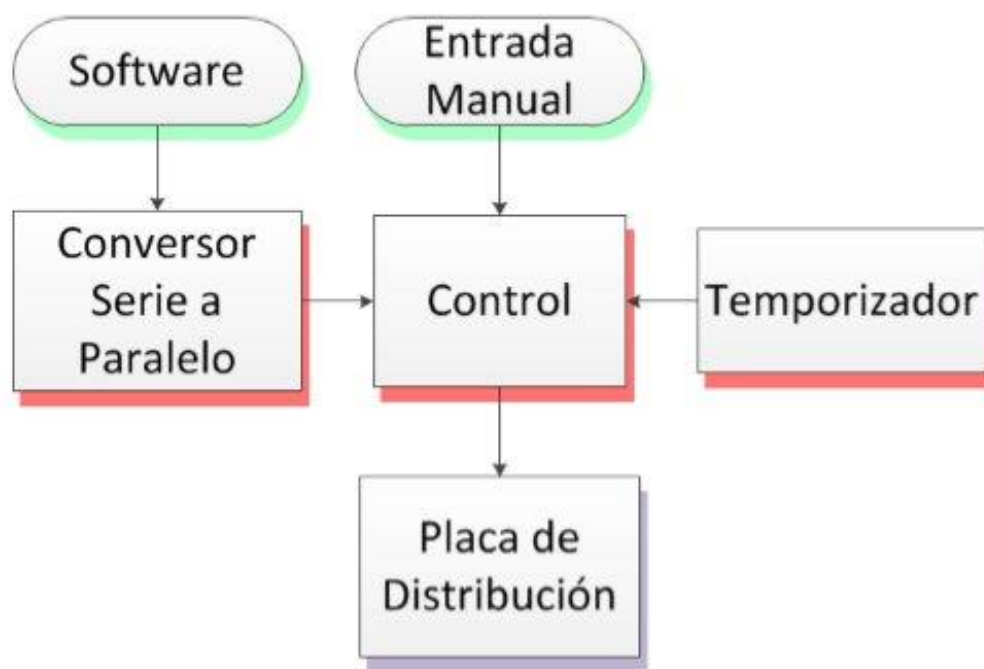


Figura 3. Sistema de configuración del “Reloj UTP”.